

基于 Simulink 的后台数字校正流水线 ADC 行为级建模

官月红, 罗 敏, 金 杰, 喻明艳

(哈尔滨工业大学 微电子中心, 山东 威海 264209)

摘 要: 采用参考 ADC, 通过主 ADC 与参考 ADC 转换数据的差值来驱动自适应滤波器, 采用 LMS 算法消除谐波失真, 是近年来很流行的一种新型流水线型 ADC 后台数字校正方式. 为了研究这种校正算法, 提出了一种在 Simulink 仿真环境下的高级仿真模型. 该模型采用参考 ADC 法对一个 10 位精度, 1.5 位每级结构, 采样速度为 50 Ms/s 的后台数字校正流水线型 ADC 进行了建模, 并对建立的模型进行了仿真. 仿真结果验证了这种数字校正算法能有效提高 ADC 的分辨率, 降低系统功耗.

关键词: Simulink; 行为级建模; 流水线型 ADC; 参考 ADC; LMS 自适应滤波器

中图分类号: TN402

文献标识码: A

文章编号: 1000-7180(2013)08-0155-05

Behavior Modeling for Digital Background Calibration of Pipeline ADC by Simulink

GONG Yue-hong, LUO Min, JIN Jie, YU Ming-yan

(Microelectronics Center, Harbin Institute of Technology, Weihai 264209, China)

Abstract: Adopting reference ADC, and driving the adaptive filter by the difference of the main ADC and reference ADC's quantized data, is a novel and popular background calibration approach for pipeline ADCs. In this method, LMS algorithm is applied to eliminate the harmonic distortion. In order to research this calibration method, a senior simulation model based on Simulink is presented in this paper. A 10-b, 50-Ms/s, 1.5-b/stage structure pipeline ADC with background calibration is modeled and simulated. Simulation results show that, with calibration, the resolution of the ADC can be improved and the power consumption can be reduced.

Key words: Simulink; Behavioral modeling; Pipeline ADC; Reference ADC; LMS adaptive filter

1 引言

自然世界的信号多为模拟信号, 而任何先进的电子设备都需要相应的模数转换器(ADC)来作为模拟信号到数字信号处理的媒介, 这就要求有高精度高速的 ADC. 当前 ADC 芯片的主体趋势为高性能、低功耗、混合信号处理等几个方面.

在深亚微米乃至纳米级工艺条件下, 模拟电路性能的提高变得更加困难. 另一方面, 高性能下的功率消耗也变得非常可观. 通过纯粹的模拟电路途径来提高 ADC 的性能已非常有限. 在这种背景下, 采用数字辅助后台校正技术成为一种高效、必不可少

的 ADC 优化方式.

当前流行的针对流水线型 ADC 的数字辅助校正方法大体可分以下几类: ①基于统计的方法^[1]. 这种方法在传输通路中注入伪随机码, 利用伪随机码出现“0”和“1”概率相同的特性来估计非线性误差, 对后级数据进行补偿. 这种方法存在的问题是算法收敛时间太长, 系统稳定慢, 并且用于存储非线性误差的 ROM 存储器价格昂贵. ②直接对后台转化数据进行传输函数建模^[2], 这种方法需要加入测试信号, 会打断正常的转换流程. ③基于参考 ADC 的方法^[3-4]. 这种方法设计一个参考 ADC, 通过参考 ADC 与主 ADC 转换结果的差别反映流水线 ADC

转换通路中的非理想因素,并且对非理想因素进行消除.本文选用参考 ADC 法对数字辅助后台校正技术进行研究.

由于晶体管级的模拟仿真存在难度大,耗时长,设计成本高等问题,我们需要借助 MATLAB 等工具进行行为级建模,以验证校正策略的可行性,为晶体管级的建模打下基础.本文所使用的 Simulink 工具,提供了各种模块,建模简便,且能提供高精度的仿真,大大降低了各种建模的难度.

2 流水线型 ADC

流水线 ADC^[5]一般采用多级低精度的 Flash ADC 对采样信号进行分级量化,然后将各子级的量化输出组合起来,构成一个高精度的量化输出.每一子级由采样/保持电路(S/H)、高速低分辨率的子 ADC 和子 DAC、求和电路和残差信号放大器构成.为了保证进入每级子 ADC 的信号范围相同,每相邻的两级之间都有残差信号放大器,放大器的增益为 2^{k-1} , k 为前一级子 ADC 的位数.其中 subDAC、求和电路和残差信号放大器组合起来成为乘法型数模转换器(MDAC).

流水线型 ADC 中每级都会产生非理想因素,主要分为子 ADC 比较器失调、残差放大器增益误差和增益非线性误差,MDAC 电容失配等.子 ADC 的比较器失调可以通过把子级电路的输出码错位相加^[6]而消除.而残差放大器的增益误差,增益非线性误差和子 DAC 电容失配,则需要其他的数字辅助校正方法来完成.

3 参考 ADC 法校正结构

图 1 是一个采用参考 ADC 的后台数字辅助校正^[7]流水线型 ADC 的结构图.这种校正结构主要由主 ADC 和参考 ADC 两部分组成.主 ADC 采用上一节讲到的流水线结构,用于实际信号的输出,参考 ADC 选用精度高于主 ADC,速度为主 ADC 的 $1/M$ 的结构(如 $\Sigma-\Delta$ ADC,算法型 ADC 等).当 ADC 中存在上一节所提到的非理想因素时,主 ADC 的输出结果和参考 ADC 的输出结果就会存在

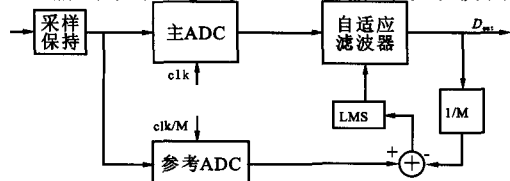


图 1 采用参考 ADC 的后台数字校正原理图

差值,利用这个差值驱动最小均方算法(LMS),使得自适应滤波器中的系数更新,直到误差被消除为止.

3.1 基于 LMS 算法的自适应滤波器

自适应滤波器^[8]是能够根据输入信号自动调整性能进行数字信号处理的数字滤波器.对于一些应用来说,由于事先并不知道所需要操作的参数,例如一些噪声信号的特性,所以要求使用自适应的系数进行处理.自适应滤波器使用反馈来调整滤波器系数以及频率响应,本文采用的是基于最小均方算法的自适应滤波器.

如图 2 所示, $x(n)$ 为理想信号 $d(n)$ 和干扰信号(噪声) $V(n)$ 之和,可变滤波器可采用 FIR 滤波器, $\hat{d}(n)$ 为滤波器输出的实际信号, $e(n)$ 为理想信号和实际输出信号之差.由图易得

$$e(n) = d(n) - \hat{d}(n) \quad (1)$$

$$\hat{d}(n) = \mathbf{W}_n^T \mathbf{X}(n) \quad (2)$$

其中

$$\mathbf{X}(n) = [x(n), x(n-1), \dots, x(n-p)]^T \quad (3)$$

$\mathbf{X}(n)$ 为输入信号, $\mathbf{W}_n^T$ 为权系数,将式(2)带入式(1)定义的误差信号可得

$$e(n) = d(n) - \hat{d}(n) = d(n) - \sum_{i=1}^M \mathbf{W}_i \mathbf{X}(n-i) \quad (4)$$

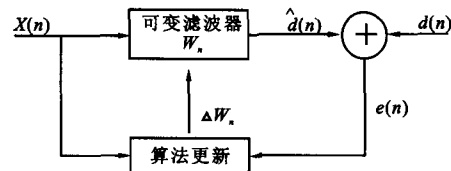


图 2 LMS 自适应滤波器工作原理

由式(4)对误差的平方取数学期望得

$$E\{e^2(n)\} = E\{d^2(n)\} - 2E\{d(n)\mathbf{X}^T(k)\}\mathbf{W} + \mathbf{W}^T E\{\mathbf{X}(n)\mathbf{X}^T(n)\}\mathbf{W} \quad (5)$$

定义自相关函数矩阵:

$$\mathbf{R}_{xx} = E[\mathbf{X}(k)\mathbf{X}^T(k)] \quad (6)$$

互相关函数行向量:

$$\mathbf{R}_{dx}^T = E\{d(k)\mathbf{X}^T(k)\} \quad (7)$$

运用 Widrow 和 Hoff 提出的最小均方算法(LMS),最终可得权系数的修正公式:

$$\mathbf{W}(n+1) = \mathbf{W}(n) + 2\mu e(n)\mathbf{X}(n) \quad (8)$$

式中, $\mathbf{W}(n)$ 为权矢量, e 为误差信号, μ 为步长因子. LMS 算法的收敛条件为: $0 < \mu < 1/\lambda$, λ 是输入信号自相关矩阵 $\mathbf{R}_{xx}$ 最大特征值. 而该权系数正是滤波器的系数.

3.2 参考 ADC 数字校正原理

图 3 中以单端工作方式为例(实际情况下一般

为差分工作方式),给出了一个 1.5 位,采用电容翻转结构^[9]的 MDAC 原理图。

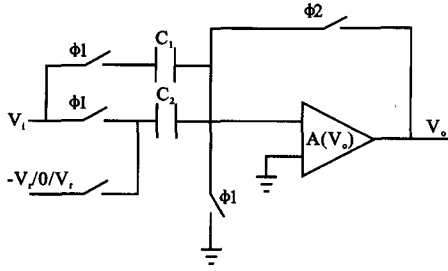


图 3 电容翻转结构 MDAC 原理图

采样阶段,放大器反向输入端的电荷总数为

$$Q_x = V_i C_1 + V_r C_2 \quad (9)$$

放大阶段,放大器反向输入端的电荷总数为

$$Q_x = dV_i + V_o C_1 \quad (10)$$

根据电荷重分配原理, \$Q_x\$ 节点的电荷保持不变,联立两个等式可得

$$V_o = \frac{V_i C_1 + V_r C_2 - dV_i}{C_1} \quad (11)$$

考虑寄生电容 \$C_{ax}\$,放大器的增益不是无穷,而是 \$A(V_o)\$,以及偏置电压 \$V_p\$,由上述相同原理易得

$$V_o = \frac{V_i (C_1 + C_2) - (d-1)V_r C_2 + V_p (C_1 + C_2 + C_{ax})}{C_1 (1 + \frac{C_1 + C_2 + C_{ax}}{A(V_o)C_1})} \quad (12)$$

两端同除 \$V_r C_1\$,并用 \$V_i\$ 反表示 \$V_o\$ 得

$$D_i \left(\frac{C_1 + C_2}{C_1} \right) = D_o \left(1 + \frac{C_1 + C_2 + C_{ax}}{C_1} \frac{1}{A(D_o)} \right) + (d-1) \left(\frac{C_2}{C_1} \right) - D_p \left(\frac{C_1 + C_2 + C_{ax}}{C_1} \right) \quad (13)$$

由于放大器引入谐波失真和 MDAC 的增益误差,上式可以展成

$$D_i = D_o \alpha_1 + D_o^2 \alpha_2 + D_o^3 \alpha_3 + D_o^4 \alpha_4 + L + (d-1)b - D_p \gamma \quad (14)$$

其中:

$$\alpha_k = f_k(C_1, C_2, C_{ax}, A(D_o)) \quad (15)$$

$$b = \left(\frac{C_1 + C_2}{C_1} \right) \quad (16)$$

$$\gamma = \frac{C_1 + C_2 + C_{ax}}{C_1} \quad (17)$$

此多项式正好构成了 FIR 滤波器。对于 \$\alpha, K, \beta, \gamma\$ 等系数,由于外界因素的未知性,需要通过估值方法获得。

在上式得到了每一级残差放大器的输入电压和

输出电压的递推关系后,可以通过从低级流水到高级流水的反向递推,得到最初的数字输入 \$D_i\$。由每一级的递推公式:

$$D_{i,1} = D_{o,1} \alpha_{1,1} + D_{o,1}^2 \alpha_{1,2} + D_{o,1}^3 \alpha_{1,3} + L + (d_1 - 1) \beta_1 - D_{p,1} \gamma_1 \quad (18)$$

$$D_{i,2} = D_{o,2} \alpha_{2,1} + D_{o,2}^2 \alpha_{2,2} + D_{o,2}^3 \alpha_{2,3} + \dots + (d_2 - 1) \beta_2 - D_{p,2} \gamma_2 \quad (19)$$

$$D_{i,N} = D_{o,N} \alpha_{N,1} + D_{o,N}^2 \alpha_{N,2} + D_{o,N}^3 \alpha_{N,3} + \dots + (d_N - 1) \beta_N - D_{p,N} \gamma_N \quad (20)$$

以及关系式 \$D_{i,N+1} = D_{o,N}\$,容易递推得到输入电压:

$$D_m = D_{i,1} = D_{i,2} \alpha_{1,1} + D_{i,2}^2 \alpha_{1,2} + D_{i,2}^3 \alpha_{1,3} + \dots + (d_1 - 1) \beta_1 - D_{p,1} \gamma_1 \quad (21)$$

4 基于参考 ADC 的后台数字校正流水线型 ADC Simulink 建模

在前面所述的理论基础上,按图 1 中的 ADC 原理进行行为级建模。该系统可分为主 ADC 和参考 ADC 两部分,需要两路时钟信号控制,分别用于驱动主 ADC 和参考 ADC。

4.1 主 ADC 模块建模

主 ADC 模块使用四倍于参考 ADC 模块的时钟控制,采用九级流水,由错位相加得到 10 位的数字输出。具体 Simulink 模型如图 4 所示。

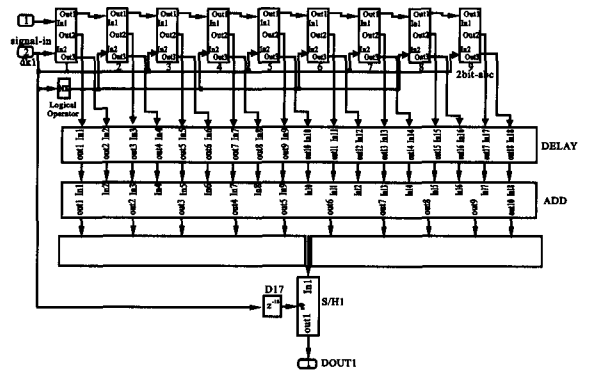


图 4 主 ADC 流水线型模型

4.2 数字校正模块建模

由于事先无从得知 FIR 非线性滤波器的参数,需要用前面所述的 LMS 算法来估计参数。高速低分辨率的流水 ADC 各级输出的数字量进入 LMS 自适应数字滤波器,参考 ADC 用于估计滤波器参数,从滤波器输出精确的数字量 \$D_m\$。滤波器的系数更新频率与参考 ADC 的时钟频率一样。具体的数字校正模块如图 5 所示。

其中滤波器模块采用横向有限脉冲滤波器,其中的系数由 LMS 算法进行及时修正。每一级流水线的校正模块^[10]按照图 6 搭建。

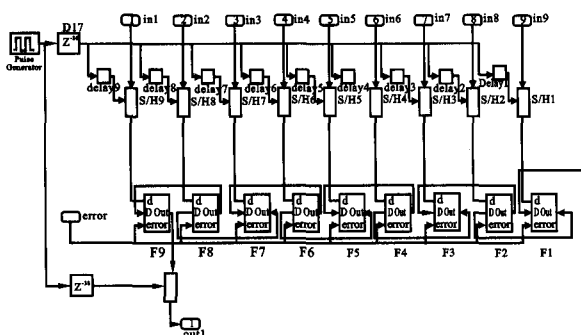


图5 子级校正模块模型

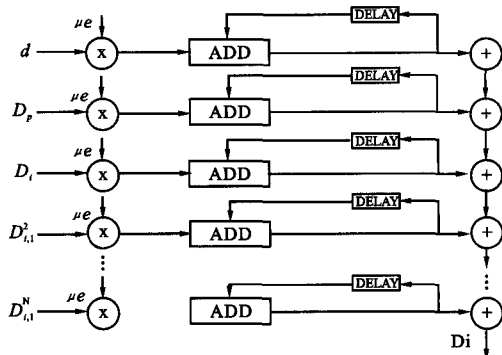


图6 LMS 算法原理图

该模型通过延时模块 DELAY 来实现 LMS 的算法公式:

$$W(n+1) = W(n) + 2\mu e(n)X(n) \quad (22)$$

至于滤波器的阶数,我们要求滤波器的阶数与噪声通道的传递函数 $F(z)$ 相同. 因为只有这两者的阶数一致时,才能达到误差的最小化. 滤波器阶数较小时,两者无法相互抵消;滤波器的阶数较大时,又会引入新的失调误差. 所以对于不同的失配和噪声信号,需要调整滤波器的阶数来最优化.

通过适当的简化优化,得到如下的 LMS 自适应滤波器的 Simulink 模型,如图 7 所示.

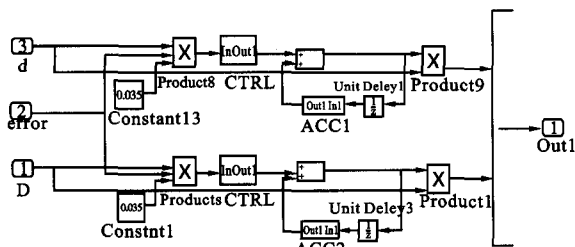


图7 LMS 自适应滤波器模型

5 ADC 模型仿真

使用 MATLAB 中的 Simulink 进行仿真,采用 scope 模块进行示波观测. 本模型使用最为常见的正弦波信号作为测试信号,正弦波各个参数 period 设为 1 250 s, sample time 为 1, 仿真时间为 4 500 s.

主 ADC 采样时钟的频率为参考 ADC 速度的 4 倍. 在模拟增益误差时,分别设置级间放大器的增益倍数为 2.02 和 2.001 倍. 校正模块中选择步长因子 μ 为 0.01. 步长因子越大,则滤波器收敛越快,但收敛效果越差;步长因子越小,其收敛速度越慢,但收敛效果越好.

图 8 中,最上端的为未校正曲线,下面的分别为理想曲线和修正曲线. 修正曲线明显比未校正曲线更接近于理想曲线.

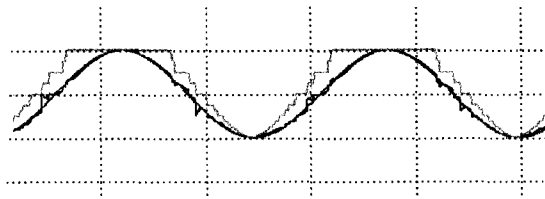


图8 ADC 数字输出仿真波形

图 9 所示为误差项 e 的输出波形. 从图中可以看出,误差 e 呈现明显的收敛趋势,说明以基于 LMS 算法的自适应滤波器为核心的数字校正模块具有较好的校正效果.

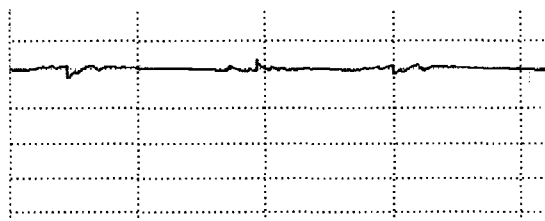


图9 误差波形图

各种动态参数是衡量 ADC 的重要指标,在 Simulink 中进行仿真之后,再将得到的数据加入到 MATLAB workspace 中,利用测试程序测量流水线 ADC 的动态参数. 测得总谐波失真 (THD) 从原来的 67.47 dB 校正为 70.37 dB; 无杂散动态范围 (SFDR) 从原来的 49.46 dB 提高为 65.40 dB.

6 结束语

Pipeline ADC 兼具较高的分辨率和较高的速度,是当前很流行的一种 ADC 结构. 本文所采用的基于参考 ADC 的数字校正后台数字校正技术,能够对流水线 ADC 中级间增益误差、增益非线性误差以及 MDAC 电容失配误差进行校正,有效提高 ADC 的性能. 采用 Simulink 对这种校正策略进行行为级建模仿真,具有快速准确的优点. 仿真结果表明,采用参考 ADC 法驱动 LMS 自适应滤波器,能够有效减小流水线型 ADC 中存在的各种误差,提高 ADC 的性能.

参考文献:

- [1] Murmann B, Boser B. A 12 bit 75 MS/s pipelined ADC using open-loop residue amplification[J]. IEEE J. Solid-State Circuits, 2003, 38(12): 2040-2050.
- [2] Kim J K R, Murmann B. A 12 b, 30 MS/s, 2.95 mW pipelined ADC using single-stage class-AB amplifiers and deterministic background calibration[J]. IEEE J. Solid-State Circuits, 2012, 47(9): 1-11.
- [3] Yuan J, Fung S W, Chan K Y, et al. An interpolation-based calibration architecture for pipeline ADC with nonlinear error[J]. IEEE Transaction on instrument and measurement, 2012, 61(1): 17-25.
- [4] Yuan J, Farhat N H, Van der Spiegel J. Background calibration with piecewise linearized error model for CMOS pipeline A/D Converter[J]. IEEE Transaction on instrument and measurement, 2008, 55(1): 311-321.
- [5] Sonkusale S R, Van der Spiegel J, Nagaraj K. Background digital error correction technique for pipelined analog-digital converters[C]//IEEE conference publications. Taipei, 2001: 408-411.
- [6] 石艳梅. 1.5 bit/级 pipelined ADC 典型单级电路结构实现研究[D]. 成都: 电子科技大学, 2004.
- [7] Ozan E Erdoian, Paul J Hurst, Stephen H Lewis. A 12 b digital background calibrated algorithmic ADC with 90-dB THD[C]//IEEE International Solid-state Circuits Conference. Los Alamitos, 1999: 316-317.
- [8] 陈莉. 自适应滤波算法及应用研究[D]. 西安: 西安电子科技大学, 2006.
- [9] 彭蓓. 结合数字校正技术的纳米 CMOS 流水线 ADC 设计[D]. 北京: 北京工业大学, 2011.
- [10] Bang-sup Song, Michal F Tompsett, Kadaba R Lakshmikumar. A 12 bit 1 Msample/s capacitor error-averaging pipelined A/D converter[J]. IEEE journal of solid-state circuits, 1998, 23(6): 1324-1333.

作者简介:

宫月红 女, (1982-), 博士研究生. 研究方向为模拟混合信号电路设计与数字信号处理.

罗敏 男, (1978-), 博士研究生, 讲师. 研究方向为模拟混合信号电路设计.

(上接第 154 页)

支持, 方法实现简单, 压缩性能和查询性能也与现有几种 XML 压缩方法具有可比性. 本文尚存在一些不足之处. 首先, MTQC 采用的 7-Zip 压缩算法与主流的压缩方法相比, 还有一定差距. 其次, 生成的结构统计表在某标签所包含的数据项反复出现时, 查询效率表现优良; 但当标签数量较多, 且单个标签数据项重复出现次数较少, 则结构统计表对查询处理过程的辅助功能难以展现. 进一步的研究工作可以从两方面进行: 研究更有效的索引压缩算法; 研究如何提高结构统计表创建效率及实现部分更新, 使其性能更加出色.

参考文献:

- [1] Min J, Park M, Chung C. XPRESS: a queriable compression for XML data[C]//Proc of the 2003 ACM SIGMOD International Conference on Management of Data, San Diego, California, New York USA: ACM Press, 2003: 122-133.
- [2] Ferragina P, Manzini G. Indexing compressed texts[J]. Journal of the ACM, 2005, 52(4): 552-581.
- [3] Ferragina P, Luccio F, Manzini G, et al. Compressing

and indexing labeled trees, with applications[J]. Journal of the ACM, 2009, 57(1): 1-33.

- [4] Cheng J, Wilfred Ng. XQzip: querying compressed XML using structural indexing. [C]//Proc of the 9th International Conference on Extending Database Technology, Heraklion, Greece, Berlin, Germany: Springer-Verlag, 2004: 219-236.
- [5] Yao B B, Özsu M T, Khandelwal N. XBench benchmark and performance testing of XML DBMSs[C]//Proceedings of 20th International Conference on Data Engineering, Boston, MA: IEEE, 2004: 621-632.
- [6] 刘小珠, 彭智勇. 全文索引技术时空效率分析[J]. 软件学报, 2009, 20(7): 1768-1784.

作者简介:

姚英子 女, (1988-), 硕士研究生. 研究方向为数据库、信息检索.

蒋溢 男, (1969-), 高级工程师. 研究方向为面向服务计算、数据挖掘、软件工程等.

熊安萍 女, (1970-), 副教授. 研究方向为高性能计算、面向服务计算、软件体系结构等.